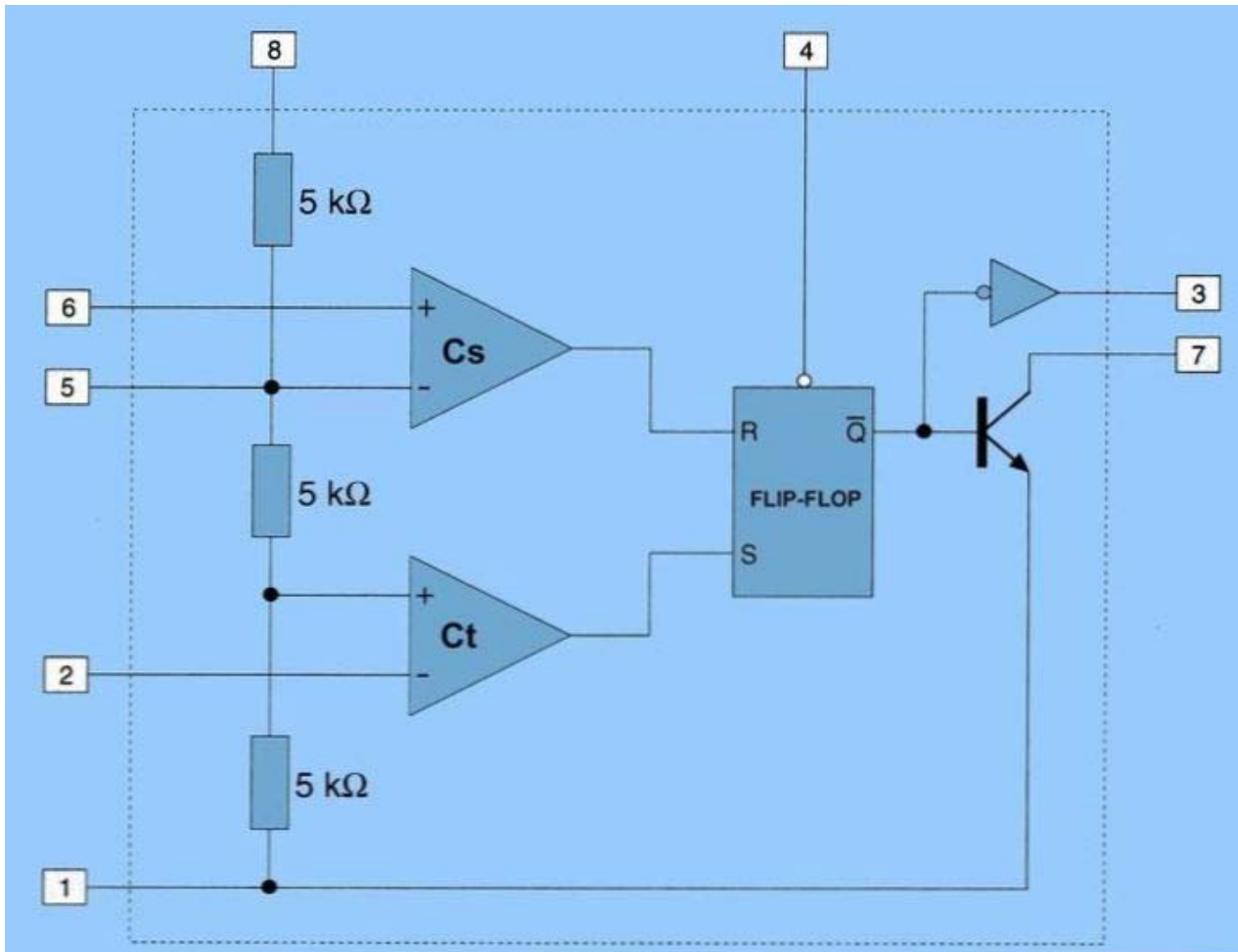


## Struttura interna

[Home](#)
[Modulo 1](#)
[▼ Modulo 2](#)
[▼ Modulo 3](#)
[▼ Modulo 4](#)
[▼ Modulo 5](#)

### Struttura interna



#### Piedino 1 - GND

Piedino da collegare alla massa



#### Piedino 2 - TRIGGER

Piedino che controlla l'ingresso invertente del comparatore di trigger  $C_t$ . Dallo schema elettrico si può notare che, invece, l'ingresso non invertente di tale comparatore è collegato ad una tensione pari a  $1/3 V_{CC}$  tramite un partitore resistivo, con n.3 resistenze uguali e pari a  $5k\Omega$ .



#### Piedino 3 - OUTPUT

Questo piedino è quello d'utilizzo, cioè quello al quale si potrà collegare la base di un transistor, l'ingresso di una porta logica, un relè, etc. Nonostante sia supportato da un Buffer di potenza, su tale piedino non sarà possibile applicare dei carichi che assorbano una corrente maggiore di 200 milliampere, sufficiente, però, a collegarli direttamente senza circuiti di interfaccia.

Inoltre, al variare della corrente prelevata, varierà anche la tensione del livello logico 0, ad esempio:

Corrente 10 mA            Livello logico 0 = 0,1 volt

Corrente 100 mA        Livello logico 0 = 1,7 volt



#### Piedino 4 - RESET

Questo pin viene normalmente collegato alla tensione positiva d'alimentazione  $+V_{CC}$  per evitare comandi accidentali  $S_e$ , invece, viene collegato a massa o ad un potenziale inferiore a 0,4V, esso determina il reset del flip-flop, azzerando l'uscita indipendentemente dai livelli degli ingressi R ed S.



#### Piedino 5 - VOLTAGE CONTROL

Questo piedino, collegato all'ingresso invertente del comparatore di soglia  $C_s$ , è alimentato dallo stesso partitore resistivo alla tensione  $2/3$  di  $V_{CC}$ .

Tale pin si potrà utilizzare per modificare le tensioni di riferimento ponendo una resistenza in parallelo a quelle interne oppure applicandovi direttamente una tensione; così facendo, sarà possibile ritardare o anticipare la commutazione del livello logico sul piedino d'uscita 3.

Quando questo piedino non viene utilizzato, bisogna sempre porlo a massa tramite un condensatore al poliestere da 10 nF circa per evitare possibili oscillazioni.



#### Piedino 6 - THRESHOLD

Questo piedino controlla l'ingresso non invertente del comparatore di soglia  $C_s$ . Sul morsetto invertente dello stesso comparatore è presente invece una tensione di riferimento pari a  $2/3$  di  $V_{CC}$ .



#### Piedino 7 - DISCHARGE

Questo piedino, come risulta dallo schema elettrico, risulta collegato al collettore del transistor interno  $T_d$  e svolge la funzione di scaricare un eventuale condensatore posto sugli ingressi dei due comparatori interni, cioè sul pin 6 oppure sul piedino 2.



#### Piedino 8 - VCC

Questo piedino va collegato alla tensione positiva d'alimentazione, che può essere compresa tra un minimo di 5 volt ed un massimo di 15 volt per i normali NE555.

Ciò ne permette la connessione diretta con i componenti delle famiglie logiche più diffuse TTL e CMOS.

Nelle applicazioni pratiche tra questo pin e la massa s'interpone un condensatore al poliestere di 100nF per evitare delle impreviste auto oscillazioni.



